

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА
ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 11.07.2017. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Миодрага Братића под насловом „Пројектовање дванаестобитног АД конвертора са сукцесивним апроксимацијама”. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Миодраг Братић је рођен 12.10.1991. године у Мостару. Завршио је основну школу „Ристо Пророковић“ у Невесињу као вуковац. Уписао је гимназију у СШЦ „Алекса Шантић“ у Невесињу и завршио је 2010. године са одличним успехом. Електротехнички факултет уписао је 2010. године. Дипломирао је на одсеку за Електронику 2015. године са просјечном оценом 7.53. Дипломски рад одбранио је у септембру 2015. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику уписао је у октобру 2015. године. Положио је све испите са просечном оценом 9.4.

2. Опис мастер рада

Мастер рад кандидата написан је на укупно 41 страни. Рад је подељен у 5 главних поглавља, садржај и списак коришћене литературе.

Прво поглавље представља увод и приказје предности употребе АД конвертора са сукцесивним апроксимацијама.

Друго поглавље садржи преглед и објашњење рада АД конвертора са сукцесивним апроксимацијама, одговарајуће прорачуне као и принцип рада појединих блокова, различите топологије и компромисе који се морају испоштовати за правилан дизајн.

Треће поглавље приказује принцип дизајна АД конвертора са сукцесивним апроксимацијама комбинацијом модела писаних у *Verilog-A* језику, као и дизајн ДА конвертора на нивоу лејаута на основу наведених прорачуна. Приказан је дизајн ДА конвертора употребом *MIM* кондензатора са лејаутом у 180nm технологији са карактеристичним симулацијама, као и симулације модела из *Verilog-A* језика.

Четврто поглавље представља дизајн АД конвертора употребом ручно прављених *MOM* кондензатора у циљу смањења површине. Такође је представљено термометарско кодирање четири највиша бита у циљу компактније површине. Остали блокови су, као и у претходном поглављу моделовани у *Verilog-A* језику.

Пето поглавље представља закључак и дискусију о представљена два дизајна, предности и мане оба дизајна, али начине прецизнијег пројектовања.

3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Миодрага Братића садржи свеобухватан преглед структуре АД конвертора са sukcesивним апроксимацијама.

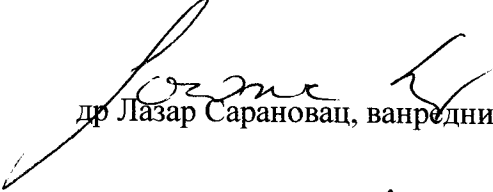
Рад је структуриран тако да прикаже принцип дизајна АД конвертора са sukcesивним апроксимацијама . Рад приказује употребу *Verilog-A* језика у системском дизајну АД конвертора, у коме су моделовани компаратор и логика. Рад такође приказује два различита дизајна ДА конвертора са двије врсте кондензатора на нивоу лејаута са њиховим карактеристичним симулацијама, као и предностима и манама оба начина дизајна. Поред бинарног скалирања кондензатора, приказан је и начин термометарског скалирања кондензатора у ДА конвертору.

4. Закључак и предлог

Кандидат, Миодраг Братић, је у свом мастер раду успешно обрадио тему и представио дизајн АД конвертора са sukcesивним апроксимацијама. Рад је концизан и у потпуности покрива дату тему. Кандидат је показао темељно знање приликом анализе постојећих решења, као и у изведеним закључцима и предлозима за даље унапређење.

На основу горе-наведеног Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да прихвати рад „Пројектовање дванаестобитног АД конвертора са sukcesивним апроксимацијама” дипл. инж. Миодрага Братића као мастер рад и одобри јавну усмену одбрану.

У Београду, 14.09.2017.


др Лазар Сарановац, ванредни професор


др Иван Поповић, доцент